



*Ministerio de Educación y Deportes*  
*Universidad Tecnológica Nacional*  
*Rectorado*

"2016 – Año del Bicentenario de la Declaración de la Independencia Nacional"



Buenos Aires, 15 de septiembre de 2016.

VISTO la propuesta de implementación de una asignatura electiva "Hardware para Sistemas Embebidos", del área de Sistemas Embebidos de la Facultad Regional Villa María, de alcance nacional, y,

**CONSIDERANDO:**

Que los docentes investigadores del Grupo de Estudios en Calidad en Mecatrónica (GECAM) de la Facultad Regional Villa María y del Departamento de Electrónica han formulado el área de especialidad en la que se inscribe la materia.

Que el área de especialidad surge como una aplicación de los conceptos trabajados en los proyectos de investigación del GECAM de la Facultad Regional Villa María.

Que el GECAM mantiene actividades en colaboración con diferentes Grupos y Centros de investigación, tanto del país como extranjeros.

Que, en el marco de estas tareas conjuntas, se propone la participación de profesores invitados para el dictado de esta asignatura electiva.

Que estos profesores dictarán tópicos avanzados en el área de microsistemas, como así también conferencias sobre trabajos de investigación y desarrollo en sus centros de origen.

Que se propone la modalidad semipresencial para el dictado de esta asignatura electiva, dado que esta brinda un panorama amplio sobre las alternativas de implementación de sistemas embebidos.

Que la Universidad Tecnológica Nacional cuenta con variados recursos, tales como un sistema de video conferencias, para que el dictado de esta asignatura sea viable.



Ministerio de Educación y Deportes  
Universidad Tecnológica Nacional  
Rectorado

"2016 – Año del Bicentenario de la Declaración de la Independencia Nacional"



Que, asimismo, se prevé una estancia en la Facultad Regional Villa María para el tratamiento de los tópicos avanzados de la materia e implementaciones sobre equipamiento específico.

Que el cursado de esta asignatura electiva debe acreditarse de modo uniforme y aplicable a todas las Unidades Académicas.

Que la presente Ordenanza pretende ofrecer un marco normativo y de ejecución que ordene y normalice estas actividades.

Por ello,

EL CONSEJO SUPERIOR DE LA UNIVERSIDAD TECNOLÓGICA NACIONAL

ORDENA:

ARTÍCULO 1º.- Autorizar a la Facultad Regional Villa María para que, junto con las distintas Unidades Académicas, instrumente la asignatura electiva "Hardware para Sistemas Embebidos" bajo las pautas establecidas en el Anexo I, el cual es parte integrante de la presente resolución.

ARTÍCULO 2º.- Acreditar con 3 (TRES) horas anuales en el espacio electivo correspondiente a su diseño curricular a aquel estudiante que curse la mencionada asignatura.

ARTÍCULO 3º.- Regístrese, comuníquese y archívese.

ORDENANZA Nº 1557

UTN
fns
mgb

A.U.S. RICARDO F. O. SALLER  
Secretario del Consejo Superior

Ing. HECTOR CARLOS BRUTTO  
RECTOR



*Ministerio de Educación y Deportes*  
*Universidad Tecnológica Nacional*  
*Rectorado*

"2016 – Año del Bicentenario de la Declaración de la Independencia Nacional"



**ANEXO I**  
**ORDENANZA Nº 1557**

## **ASIGNATURA ELECTIVA "HARDWARE PARA SISTEMAS EMBEBIDOS"**

### **I - FUNDAMENTOS:**

La asignatura electiva, elevada por la Facultad Regional Villa María, pretende socializar en el ámbito de la UTN de dicha Facultad sobre un área particular. Asimismo busca aumentar el impacto de la tarea de los profesores invitados en el ámbito de la UTN, teniendo en cuenta las actividades colaborativas llevadas a cabo por el Grupo de Estudios en Calidad en Mecatrónica (GECAM).

La Universidad Tecnológica Nacional tiene entre sus principales fortalezas el carácter federal institucional que le reporta un diferencial de interacción entre realidades diversas y, a la vez, complementarias. Esta asignatura pretende la integración de alumnos, independientemente de la ubicación geográfica donde desarrollan sus actividades.

Para dar viabilidad a la propuesta, se combinarán clases por el sistema de video conferencias de la UTN, trabajo asistido a distancia por parte de los estudiantes por medios electrónicos, trabajo de autoaprendizaje y una estancia en la Facultad Regional para el tratamiento de los temas avanzados de la asignatura e implementaciones sobre equipamiento específico.

En la actualidad existen una infinidad de aplicaciones para los sistemas embebidos: desde aplicaciones médicas implantables hasta juguetes, pasando por automóviles, robótica, controladores específicos, entre otros. El hardware asociado tiene un bajo costo, lo que hace que vaya creciendo el número de las aplicaciones potenciales, existiendo una gran demanda de profesionales capaces de diseñar este tipo de sistemas.

En términos generales puede decirse que un sistema embebido es un dispositivo utilizado para controlar, monitorear o asistir la operación de un equipo, maquinaria o planta.

El vocablo embebido refleja el hecho de que estos dispositivos son una parte integral del sistema, siendo imposible concebir su existencia separadamente. Generalmente, se suele asociar los sistemas embebidos con sistemas computacionales de propósito específico.



En consecuencia, podría considerarse que se trata de una computadora que cumple determinadas tareas relacionadas a una dada aplicación y está físicamente asociada al producto final, pudiendo incluir partes de diferentes dominios tecnológicos (por ejemplo partes mecánicas y neumáticas en actuadores). Paralelamente, estos dispositivos son capaces de comunicarse con otros o con computadores centrales para intercambiar información.

Sin embargo, una vista más amplia sobre este tipo de sistemas nos conduce a considerar casos en los cuales todas las funciones sean realizadas por lógica embebida (sin procesadores). Caso especial lo constituyen las implementaciones basadas en circuitos integrados de aplicación específica, lo cual remite al diseño a nivel nanoelectrónico.

## **II - OBJETIVOS:**

- Desarrollar capacidades de modelado de sistemas utilizando lenguajes de descripción de hardware.
- Permitir que el estudiante comprenda adecuadamente el principio de operación de sistemas configurables digitales, diseñando sistemas en base a ellos.
- Posibilitar que el estudiante comprenda el principio de operación de sistemas configurables analógicos, implementando sistemas en base a ellos.
- Introducir al estudiante a las plataformas de tipo Programmable System on Chip (PSOC).
- Introducir al estudiante al diseño VLSI.

## **III - FORMA METODOLÓGICA:**

La modalidad de cursado será semipresencial, proponiéndose una combinación de clases por videoconferencia, una estancia de una semana académica en la Facultad Regional Villa María y un período posterior a la estancia dedicado a un trabajo especial integrador para acreditar los cursos.

## **IV – FASES DE LA ASIGNATURA ELECTIVA:**

### **1. PREVIO AL CURSADO DE LA ASIGNATURA:**

- 1.1.** La Facultad Regional Villa María establecerá el cupo de los cursos, el cual dependerá de la disponibilidad de equipamiento al momento de la implementación.



- 1.2. Cada Unidad Académica seleccionará el plantel de estudiantes que cursará la asignatura. La selección estará de acuerdo al cumplimiento de condiciones mínimas para el cursado de acuerdo con el punto 6 y a aspectos que las Unidades Académicas quisieran ponderar en cada caso.
  - 1.3. Las Unidades Académicas deberán designar un docente tutor para asistir a los estudiantes en todas las actividades del tramo formativo propuesto.
- 2. DICTADO DE CONTENIDOS POR VIDEOCONFERENCIAS:**
- 2.1. Durante esta etapa se dictarán clases por el sistema de videoconferencias. Estas clases estarán orientadas fundamentalmente a cubrir aspectos de carácter teórico y de ejercitación sobre las herramientas de diseño.
  - 2.2. Las clases se complementarán con actividades de autoaprendizaje basadas en casos de estudio y diseños propuestos por los docentes. Los prácticos propuestos se validarán por simulación. Se dispondrá de los canales de comunicación normales (mail, conferencias basadas en internet, chat, etc.) para apoyar a los estudiantes en el desarrollo de estas actividades.
  - 2.3. Carga horaria de esta etapa: 40 horas. Incluye clases por videoconferencias y trabajo independiente de los estudiantes.
  - 2.4. La realización de las actividades (prácticas y teóricas) que se brindan en este tramo de formación se constituirá en prerrequisito para la estancia en la Facultad Regional Villa María.
- 3. ESTANCIA EN LA FACULTAD REGIONAL VILLA MARÍA:**
- 3.1. Cumplir con el punto 2.
  - 3.2. La estancia en la Facultad Regional Villa María se extenderá por una semana académica en los cuales se hará un cursado de manera intensiva. Durante este período se implementará una selección de los casos trabajados en la etapa 2 sobre el equipamiento de desarrollo disponible en la Facultad Regional Villa María. En particular, se trabajará sobre placas de desarrollo de propósitos generales de las empresas Altera, Xilinx y Cypress. Los equipos de desarrollo disponibles permiten la rápida implementación de prototipos y la correspondiente evaluación experimental.
  - 3.3. Durante la estancia también se cubrirán aspectos complementarios a los brindados por video conferencia, como así también tópicos avanzados de gran



interés en la actualidad, como el manejo de las herramientas para desarrollar sistemas basados en procesadores embebidos y módulos de propiedad intelectual.

**3.4.** Los tópicos avanzados de las asignaturas estarán a cargo de profesores invitados, los cuales dictarán seminarios abiertos a toda la comunidad sobre tópicos avanzados en áreas relacionadas a las asignaturas propuestas.

**3.5.** Se propondrá asimismo el trabajo para aprobar la asignatura, el que consistirá en la implementación de un sistema completo usando las herramientas brindadas en el curso.

**3.6.** Carga horaria de esta etapa: 40 horas presenciales.

#### **4. CONTENIDOS MÍNIMOS:**

- Introducción a los dispositivos configurables digitales.
- Dispositivos de gama media de Altera y Xilinx.
- Herramientas de diseño.
- Conceptos generales sobre lenguajes de descripción de hardware.
- Introducción a la configurabilidad analógica y de señal mixta.
- Diseño de circuitos elementales en tecnología CMOS y estrategias de test.

#### **5. EVALUACIÓN:**

**5.1.** Para concluir la evaluación de la asignatura, se prosigue con una etapa de seguimiento de los estudiantes, quienes dispondrán de los canales de comunicación antes descriptos para acceder a apoyo tutorial de los docentes del curso.

**5.2.** Se estiman 16 horas para la finalización de esta etapa.

#### **6. PREREQUISITOS ACADÉMICOS:**

Para cursar:

-Tener aprobada Técnicas Digitales I y regularizadas Técnicas Digitales II y Electrónica Aplicada II

Para rendir:

-Tener aprobada Técnicas Digitales II y Electrónica Aplicada II.

#### **7. DOCENTES:**

La propuesta incluye la participación de los docentes que actualmente se desempeñan en esta área de especialidad en la Facultad Regional Villa María, los cuales son: Dr. Eduardo Romero, Dra. Gabriela Peretti y Dra. Mónica Lovay.



Además contará con profesores invitados, quienes acompañarán a los estudiantes durante su período de estancia en la Facultad Regional Villa María. La primera edición contará con la colaboración de Profesores de la Universidad de Sevilla/Instituto de Microelectrónica de Sevilla para el dictado de los tópicos avanzados de los cursos. Ellos son: Dr. Ángel Barriga Barros, Dr. Santiago Sánchez Solano y Dra. María José Avedillo de Juan

## 8. BIBLIOGRAFÍA

- B. Zeidman. *Designing with FPGAs & CPLDs*. CMP Books, Estados Unidos, 2002.
- Doboli, E. Currie, *Introduction to Mixed-Signal, Embedded Design*. Springer, Estados Unidos, 2011.
- J. Ganssle. *The Art of Designing Embedded Systems*. Second Edition, Newnes Gran Bretaña, 2008.
- J. Valvano. *Introducción a los Sistemas de Microcomputadores Empotrados*. Cengage Learning Editores, 2004.
- James O. Hamblen, Tyson S. Hall, Michael D. Furman.-- *Rapid prototyping of digital systems* SOPC edition. Springer-Verlag, 2008.
- James O. Hamblen, Tyson S. Hall, Michael D. Furman.-- *Rapid prototyping of digital systems / Quartus II ed.* Springer-Verlag, 2006.
- M. Barrón Ruiz. *Lógica Programable*. Mc Graw Hill, Madrid, 1994.
- P. Marwedel, *Embedded System Design*. Springer, Estados Unidos, 2011.
- S. Brown, Z. Vranesic. *Fundamentos de lógica digital con diseño VHDL*. Segunda edición. Mc Graw Hill, México, 2005.
- Sass, Ronald, *Embedded systems design with platform FPGAs: Principles and Practices*. Morgan Kaufman, USA, 2010.
- Sola y otros, *Diseño de circuitos y sistemas integrados*. Ediciones UPC, España, 2003.
- Volnei A. Pedroni. *Circuit design with VHDL*. MIT Press, 2004.
- Z. Navabi, *Digital Design and Implementation with Field Programmable Devices*. Kluwer Academic Publishers, 2005.

## 9. EQUIPAMIENTO DISPONIBLE:

- CY3210- PSoCEval1 PSoC Evaluation Kit - Cypress (5 placas)



Ministerio de Educación y Deportes  
Universidad Tecnológica Nacional  
Rectorado



- CY8CKIT-001 PSoC Development Kit – Cypress (1 placa)
- CY8CKIT-050 PSoC 5LP Development Kit – Cypress (2 placas)
- DE0 – nano placa de desarrollo Cyclone IV Altera (1 placa)
- DEII Placa de desarrollo Cyclone II Altera (2 placas)
- Nexys 4- Placa de desarrollo Artix-7 - Xilinx (3 placas).
- Quartus II: software para Altera.
- Vivado System Edition, SDK, Chiscope Pro, Synthesis, Simulation, SysGen: 25 licencias de software para Xilinx.

#### 10. PRESUPUESTO:

Para una (1) Unidad Académica de la UTN y sobre la base de un contingente máximo de 15 alumnos, el presupuesto se estructura según en el siguiente detalle:

ITEM	CONCEPTO	COBERTURA
1	Traslados de ida y vuelta desde la Facultad y traslados internos. Seguros	Facultad Regional
2	Estadía: 5 noches, almuerzos y cenas	UTN
3	Material de Apoyo: CD, folletería, Impresos, horas PC, Uso Internet, Certificados, etc.	UTN
4	Costo Docentes	UTN
5	Costo Coordinador del Curso	UTN
6	Logística: Coordinador de logística, amortizaciones, mantenimiento, varios.	UTN
7	Salidas optativas extras en horas libres.	A cargo del contingente

#### 11. PERSONAL ASIGNADO

1. **Coordinador del Curso:**

Ing. Fabián Sensini

2. **Coordinador Logística:**

Ing. Javier Gonella

#### 12. ACREDITACION

Una vez concluidas las tres fases indicadas en apartado 3, cada Unidad Académica podrá acreditar a cada alumno participante 3 (TRES) horas anuales dentro del espacio electivo correspondiente a la especialidad que cursa el estudiante.

-----