



APRUEBA CURSO DE ACTUALIZACIÓN DE POSGRADO

Buenos Aires, 19 de junio de 2014

VISTO la Resolución Nº 263/14 del Decano de la Facultad Regional Mendoza, a través de la cual solicita la aprobación y autorización de implementación del Curso de Actualización de Posgrado "Procesamiento de Señales con Hardware Reconfigurable", y

CONSIDERANDO:

Que el Curso propuesto responde a la necesidad de brindar a docentes y graduados de la Universidad conocimientos científicos actualizados acerca del procesamiento de señales con el empleo de FPAA y FPGA.

Que la Facultad Regional Mendoza cuenta con un plantel de profesores de elevado nivel académico y profesional, además de una prolongada y amplia experiencia en el dictado de cursos y seminarios vinculados al propuesto.

Que la Comisión de Posgrado de la Universidad ha analizado los antecedentes que acompañan la solicitud y avala la presentación, y la Comisión de Ciencia, Tecnología y Posgrado recomienda su aprobación.

Que el dictado de la medida se efectúa en uso de las atribuciones otorgadas por el Estatuto Universitario.

Por ello,

EL CONSEJO SUPERIOR DE LA UNIVERSIDAD TECNOLÓGICA NACIONAL
ORDENA:



ARTÍCULO 1°.- Aprobar el currículo del Curso de Actualización de Posgrado





"Procesamiento de Señales con Hardware Reconfigurable", que figura en el Anexo I y es parte integrante de la presente Ordenanza.

ARTÍCULO 2°.- Autorizar el dictado del mencionado Curso en la Facultad Regional Mendoza con el Cuerpo Docente que figura en el Anexo II y es parte integrante de la presente Ordenanza.

ARTÍCULO 3°.- Registrese. Comuniquese y archivese.

P

ORDENANZA Nº 1427

ING. PABLO ANDRÉS ROSSO VICERRECTOR

A.U.S. RICARDO F. O. SALLER Secretario del Consejo Superior





ORDENANZA Nº 1427

ANEXO I

CURSO DE ACTUALIZACIÓN DE POSGRADO PROCESAMIENTO DE SEÑALES CON HARDWARE RECONFIGURABLE

1. JUSTIFICACIÓN

Este curso explora el nuevo paradigma hardware/software del procesamiento de señales, tanto digital como analógico, empleando FPGA (Field-Programmable Gate Array) y FPAA (Field-Programmable Analog Arrays). Ambos dispositivos reconfigurables, el primero digital y el segundo analógico.

El procesamiento de señales es el primer eslabón en el proceso de acondicionamiento de una variable de tensión o corriente proveniente de un sensor o transductor. Normalmente, consiste en la adaptación de impedancias a la entrada y salida del sistema, amplificación y filtrado. Durante las últimas décadas los esfuerzos de los fabricantes de circuitos integrados se centraron en el desarrollo de dispositivos que permitieran al diseñador, realizar diseños optimizados en tiempo mínimo. Al principio, se desarrollaron circuitos integrados que permitían usar un número limitado de componentes pasivos externo, reduciendo las dispersiones causadas por la tolerancia y por la dependencia de la temperatura. Así nacieron los denominados filtros universales, que dentro de un encapsulado de 18 a 20 terminales, permitían la materialización de una estructura de filtrado pasa bajo, pasa alto y pasa banda, simultáneamente. Posteriormente y con la finalidad de incrementar las prestaciones, se empleó la teoría del capacitor conmutado para eliminar resistencias, ya que, por un lado, se reducía el costo del proceso de integración, y por otro, al necesitar sólo capacitores, las distorsiones y corrimientos por efecto de la temperatura, se reducían







notablemente, mejorando entre otras, la relación señal ruido del dispositivo. El resultado de este avance dio como resultado un dispositivo que permitía implementar un filtro de cuarto orden basado en funciones de aproximación tipo Butteword, Chevischev o Bessel, con pocos componentes externos. A partir de 1990, varias empresas dedicadas al diseño y fabricación de circuitos integrados, utilizando el concepto del capacitor conmutado y de los dispositivos digitales FPGA, dieron un paso muy importante, desarrollaron un circuito integrado preparado para generar funciones analógicas en el cual podía variarse con software y a voluntad del usuario, las estructura interna del dispositivo, y se lo denominó FPAA. Por su parte el FPGA entró a competir en el mercado con los DSP desde la década de los 80, y hoy en día es una herramienta muy competitiva.

El curso que aquí se propone pretende dar un enfoque actualizado del procesamiento de señales con el empleo de FPAA y FPGA. Esto permitirá gran flexibilidad con la consecuente optimización de diseño pudiendo encarar proyectos que con el uso de la tecnología clásica serían bastante difíciles de llevar a cabo.

Los conceptos y métodos que forman parte del contenido de este curso posibilitarán, a los profesionales interesados, la aplicación de estas herramientas en diversas áreas de la ciencia y de la técnica y le abrirán las puertas de un amplio campo de investigación en las disciplinas de filtrado, control automático de ganancia, generación de señales específicas e inteligencia artificial. Entre las áreas de aplicación pueden señalarse: procesamiento de señales ecográficas tanto sea en el área de la medicina como de los ensayos no destructivos, sensores remotos, sismógrafos, filtrado inteligente, visión robótica, estudios de suelos, reconocimiento de voz, entre otras.

2. OBJETIVOS

Q

- Introducir al alumno en el mundo del procesamiento digital de señales mostrando las





herramientas tradicionales frente al nuevo paradigma, el codiseño hardware/ software empleando FPGA.

- Introducir a los cursantes en las características de los FPAA dentro del contexto de los sistemas de procesamiento analógicos de señales en tiempo real.
- Dar a conocer las técnicas y herramientas que permiten el procesamiento analógico de señales, usando sistemas híbridos hardware/software.
- Orientar el desarrollo de experiencias en la aplicación de estas tecnologías (FPAA,
 FPGA) mediante la resolución de problemas reales.

3. CONTENIDOS MÍNIMOS

- Procesamiento Digital de Señales (DSP): Diagrame en Bloques de DSP.
 Especificaciones Básicas. Metodología de Diseño.
- 2. Aplicaciones Típicas: Filtros Digitales. Voz y Audio. Imagen y Video.
- 3. Plataformas de Desarrollo Típicas: Texas Instruments y CCS. Analog Devices y CCES. Freescale y Eclipse IDE.
- **4. Aproximación Hardware-Software (Hw/Sw):** Módulos Básicos. VHDL y Verilog. Prototipado en Hardware.
- 5. DSP: Máquinas de Estados Finitos vs. Codiseño Hw/Sw: Un Nuevo Paradigma.
 Metodología de Diseño en el Escenario Hw/Sw. DSP Hw/Sw Codesign Examples.
- 6. Conclusiones sobre DSP.
- 7. Orígenes del FPAA: Filtros universales y de estructura variable. Filtros de capacitor conmutado. Ventajas e inconvenientes. Necesidad de una estructura analógica más flexible.
- 8. Nacimiento y Evolución de los FPAA: Primeros FPAA, funciones que implementaban. FPAA más robustos. FPAA con funciones de control y filtrado elemental. Ejemplo de la serie







ispPAC de la firma Lattice. Hacia FPAA más robustos: primer FPAA de la firma Anadign. FPAA actuales.

- 9. Estructuras y Funciones Básicas de un FPAA: Estructura general de un FPAA. Celda de entrada, celda de salida. Bloque Analógico Configurable (CAB). Control del FPAA. Función de amplificación, suma, diferencia, multiplicación, detección, conversión AD, detección de umbral, filtros de primer y segundo orden, PWM. Limitaciones en el ancho de banda. Conexión del FPAA al medio y viceversa. Ejemplos de aplicación.
- 10. Entorno de programación-Interfaz a Usuario: Necesidad de una interfaz. Implementación de las funciones en el interior del FPAA mediante AnadigmDesigner2. Detección de errores. Generación de funciones de prueba: onda cuadrada, rectangular, senoidal y generadas por el usuario. Análisis del optimizador de filtros FilterDesigner. Ejemplos de aplicación.
- 11. Programación Fuera de Línea y en Línea: Desventajas de contar sólo con programación fuera de línea. Como se implementan las funciones básicas por medio de un idioma de alto nivel. Programación en línea. Biblioteca de funciones en C++. Ejemplos.
- 12. Ejemplo de Aplicación: Desarrollo e implementación con FPAA para la determinación de tiempo de transito, de un sistema acústico para estudio de suelos que opera bajo la técnica de pulso-transmisión.
- 13. Apilamiento de FPAA y conexión con FPGA: Límite de ocupación del CAB. Concepto de apilamiento, definición de dirección IP. Procesador externo para controlar el direccionamiento del apilamiento en función de la aplicación. Uso de un procesador externo para reconfigurar los parámetros y estructura de un CAB. Conexión de FPAA con FPGA.

4. DURACIÓN:



El curso tendrá una carga horaria de TREINTA (30) horas.





5. METODOLOGÍA

El régimen de cursado previsto es presencial. El curso estará compuesto por clases teóricoprácticas en que se presentarán los temas del mismo, y discutirán ejemplos y casos de estudio.

6. EVALUACIÓN:

Para la aprobación del curso será necesario:



Cumplir con un 80% de asistencia y aprobar un examen final escrito e individual.





ORDENANZA Nº 1427

ANEXO II

CURSO DE ACTUALIZACIÓN DE POSGRADO PROCESAMIENTO DE SEÑALES CON HARDWARE RECONFIGURABLE FACULTAD REGIONAL MENDOZA

Docentes

- VECA, Ángel César

Doctor en Ingeniería, UTN - Facultad Regional Mendoza

Ingeniero en Electrónica, UTN – Facultad Regional Mendoza

- FAGUNDES, Rubem

Doctor en Ingeniería Eléctrica, Universidad de Sao Paulo, Brasil

Ingeniero Eléctrico, Potificia Universidades Católica do Rio Grande do Sul, Brasil

- SALVADEO, Pablo



Ingeniero Electrónico, UTN – Facultad Regional Mendoza