



Ministerio de Educación, Ciencia y Tecnología
Universidad Tecnológica Nacional
Rectorado



APRUEBA CURSO DE POSGRADO DE ACTUALIZACIÓN

Buenos Aires, 13 de diciembre de 2007

VISTO la presentación de la Facultad Regional Villa María, a través de la cual solicita la aprobación y autorización de implementación del Curso de Posgrado de Actualización "Test de Circuitos y Sistemas Electrónicos", y

CONSIDERANDO:

Que el Curso propuesto responde a la necesidad de brindar a docentes y graduados de la Universidad herramientas para entender los procedimientos y técnicas de test de circuitos orientadas a la detección y diagnóstico de fallas.

Que la Facultad Regional Villa María cuenta con un plantel de profesores de elevado nivel académico y profesional, además de una prolongada y amplia experiencia en el dictado de cursos y seminarios vinculados al propuesto.

Que la Comisión de Posgrado de la Universidad ha analizado los antecedentes que acompañan la solicitud y avala la presentación.

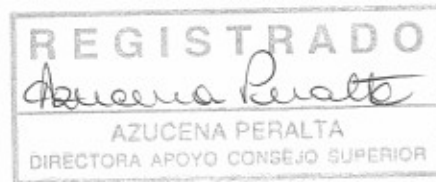
Que la Comisión de Enseñanza recomienda su aprobación.

Que el dictado de la medida se efectúa en uso de las atribuciones otorgadas por el Estatuto Universitario.

Por ello,

 EL CONSEJO SUPERIOR DE LA UNIVERSIDAD TECNOLÓGICA NACIONAL

ORDENA:



Ministerio de Educación, Ciencia y Tecnología
Universidad Tecnológica Nacional
Rectorado

ARTÍCULO 1°.- Aprobar el currículum del Curso de Posgrado de Actualización "Test de Circuitos y Sistemas Electrónicos", que figura en el Anexo I y es parte integrante de la presente Ordenanza.

ARTÍCULO 2°.- Autorizar el dictado del mencionado Curso en la Facultad Regional Villa María con el Cuerpo Docente que figura en el Anexo II y es parte integrante de la presente Ordenanza.

ARTÍCULO 3°.- Regístrese. Comuníquese y archívese.

R

ORDENANZA N° 1167


Ing. HECTOR CARLOS BROTTO
RECTOR


Ing. JOSE MARIA VIRGILI
Secretario Académico y de Planeamiento



Ministerio de Educación, Ciencia y Tecnología
Universidad Tecnológica Nacional
Rectorado



ORDENANZA N° 1167

ANEXO I

CURSO DE POSGRADO DE ACTUALIZACIÓN
“TEST DE CIRCUITOS Y SISTEMAS ELECTRÓNICOS”

1. FUNDAMENTOS Y JUSTIFICACIÓN

Los procedimientos de test tienen como objetivo determinar si un circuito funciona correctamente. En este contexto, circuito es un término genérico, que abarca desde un dado en la oblea de silicio, un chip ya encapsulado, una placa de circuito impreso hasta un sistema complejo. Naturalmente, en cada etapa o nivel en que se encuentre el circuito deberá implementarse una estrategia de test diferente.

Diversos factores condicionan el desarrollo e implementación de las metodologías de test. Algunos serán más importantes que otros, dependiendo del estado de fabricación y del grado de complejidad alcanzado por el circuito, así como también de las necesidades del entorno en donde funcionará el sistema.

Uno de estos factores, quizás el más importante desde el punto de vista del fabricante de circuitos integrados es el económico: mientras más temprano en la etapa de fabricación se detecte una falla, menor será el costo asociado al proceso de fabricación. Por ejemplo, el costo aproximado de detectar una falla en el nivel placa es diez veces más alto que detectarla a nivel chip, relación que también se presenta entre el nivel sistema y el nivel placa. No obstante, esta consideración de costos debe ser balanceada con los asociados específicamente al desarrollo e implementación del procedimiento de test.



Ministerio de Educación, Ciencia y Tecnología
Universidad Tecnológica Nacional
Rectorado

Por otra parte, los avances en la tecnología de alta escala de integración (VLSI, *Very Large Scale Integration*) han permitido la implementación de circuitos o sistemas analógicos y/o digitales en un único chip, reduciendo el consumo y tamaño del sistema. Sin embargo, también se disminuye el acceso y control de los nodos internos de estos sistemas, situación que dificulta seriamente la implementación de las estrategias de test.

Finalmente, existen situaciones que demandan la adopción de metodologías de test más rigurosas o complicadas. Se trata de sistemas cuyo uso afecta a la seguridad pública, como por ejemplo las aplicaciones en transporte, medicina, nucleares, etc. En estos casos no sólo debe asegurarse que los circuitos han sido diseñados y fabricados correctamente, sino que también es conveniente realizar verificaciones periódicas durante su uso en campo, e incluso dotarlos de capacidades de funcionamiento aún en presencia de fallas, o bien de corrección de errores.

Nuevas estrategias emergieron en las últimas décadas y continúan haciéndolo tratando de responder a los factores arriba descritos. Entre éstas, el diseño para test (DfT, *Design for Test*) incorpora a partir de la concepción del circuito características que facilitan su posterior verificación. Otras, denominadas de auto-verificación integrada (BIST, *Built-In Self-Test*), incluyen directamente en el mismo chip recursos para generar estímulos y para evaluar la respuesta del circuito. Uno de sus objetivos es disminuir los costos relacionados con el uso de equipos de verificación automática (ATE, *Automatic Test Equipment*). Cuando el sistema requiere de ser verificado durante su funcionamiento en campo, pueden emplearse estrategias BIST orientadas a la detección y eventualmente a la corrección de errores. Para estos casos también existen estrategias de tolerancia a las fallas que pudiesen presentarse.



Ministerio de Educación, Ciencia y Tecnología
Universidad Tecnológica Nacional
Rectorado



Se debe puntualizar que no existe una solución única al problema de test: la que es apropiada para una aplicación determinada puede no serlo para otras. Inclusive, existen situaciones en donde la mejor solución puede ser una combinación de técnicas ya existentes. La determinación de la estrategia más apropiada requerirá entonces entender las fortalezas y debilidades de los diversos enfoques propuestos.

En este curso se presentan técnicas de test de circuitos orientadas a la detección y diagnóstico de fallas. Estas técnicas se pueden aplicar tanto en la fase de fabricación, utilización del circuito en campo y también como mantenimiento preventivo y/o correctivo. Se presentan asimismo conceptos básicos y avanzados de test y confiabilidad, alcanzando el estudio de técnicas de diseño para test y tolerancia a fallas. La aplicación de estos conceptos se presenta en el nivel de circuito integrado de aplicación específica (ASIC, *Application Specific Integrated Circuit*) y en el nivel de dispositivos lógicos programables (FPGA). El contenido del curso se orienta al test de circuitos y sistemas digitales, pero también se abordan los circuitos analógicos y mixtos.

2. OBJETIVOS

- Entender los fundamentos de las técnicas de test de circuitos, con énfasis en la detección y diagnóstico de fallas.
- Comprender el diseño de proyectos de hardware con inclusión de estrategias de test y de tolerancia a fallas.
- Interpretar las diferencias y similitudes en la aplicación de los conceptos de test para circuitos integrados de aplicación específica y dispositivos lógicos programables.
- Demostrar capacidad para la interpretación y discusión de trabajos científicos relacionados a las temáticas del curso.



Ministerio de Educación, Ciencia y Tecnología
Universidad Tecnológica Nacional
Rectorado



3. CONTENIDOS MÍNIMOS

- I. Técnicas de test: digital, analógico y mixto analógico-digital, para sub-circuitos y sistemas completos: defectos, modelos de falla, tipos de test.
- II. Detección, diagnóstico, corrección. Equipamiento de test.
- III. Simulación e inyección de fallas.
- IV. Análisis de testabilidad: controlabilidad y observabilidad.
- V. Generación de vectores de test: exhaustiva, pseudo-aleatoria, determinista y mixta.
- VI. Test de bloques digitales específicos: dispositivos lógicos programables (FPGAs), memorias, bloques aritméticos, registros, interconexiones.
- VII. Proyecto orientado a la testabilidad (diseño para test): scan parcial y total.
- VIII. Auto-test integrado: test de tensión, test de corriente. Generadores pseudo-aleatorios, analizadores de firma. Sensores de corriente.
- IX. Circuitos self-checking: códigos detectores y correctores de error. Tolerancia a fallas basada en redundancia.
- X. Técnicas avanzadas de proyecto teniendo en cuenta el test: reutilización de técnicas digitales para el test analógico y mixto, test de sistemas integrados, test de redes intra-chip.
- XI. Patrones industriales de test: "boundary-scan", test modular, test mixto.

4. DURACIÓN

CUARENTA (40) horas, las cuales incluyen clases teóricas y prácticas.

5. METODOLOGÍA

El régimen de cursado previsto es presencial.





Ministerio de Educación, Ciencia y Tecnología
Universidad Tecnológica Nacional
Rectorado

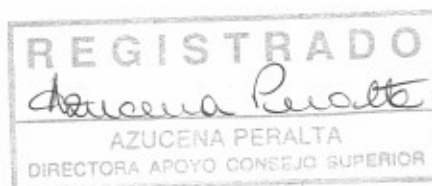
El cursado prevé clases teóricas que combinen presentación y análisis de casos de estudio.

6. EVALUACIÓN Y PROMOCIÓN

La promoción la obtienen los cursantes que, habiendo asistido con regularidad a las clases (mínimo 80 % de asistencia) y cumplido con los trabajos prácticos, aprueben la evaluación final prevista.



Ministerio de Educación, Ciencia y Tecnología
Universidad Tecnológica Nacional
Rectorado



ORDENANZA N° 1167

ANEXO II

CURSO DE POSGRADO DE ACTUALIZACIÓN
“TEST DE CIRCUITOS Y SISTEMAS ELECTRÓNICOS”
EN LA FACULTAD REGIONAL VILLA MARÍA

CUERPO ACADÉMICO

- Marcelo SOARES LUBASZEWSKI

Ingeniero Eléctrico, Universidad Federal de Río Grande do Sul, Brasil.

Magíster en Ciencias de Computación, Universidad Federal de Río Grande do Sul.

Doctor en Microelectrónica, Institut National Polytechnique de Grenoble, Francia.

Profesor Asociado en Universidad Federal de Río Grande do Sul.

Coordinador del Programa de Posgraduación en Microelectrónica de la Universidad Federal de Río Grande do Sul.

Dirección de tesis de Maestría y Doctorado.

Miembro de Jurado de Tesis de Maestría y Doctorado.