REGISTRADO
AZUCENA PERALTA
DIRECTORA APOYO CONSEJO SUPERIOR

Ministerio de Educación, Ciencia y Tecnología
Universidad Tecnológica Nacional
Rectorado

APRUEBA CURSO DE POSGRADO DE ACTUALIZACIÓN

Buenos Aires, 17 de agosto de 2006

VISTO la presentación de la Facultad Regional Avellaneda, a través de la cual solicita la aprobación y autorización de implementación del Curso de Posgrado de Actualización "Técnicas Modernas de Diseño Electrónico con Lenguajes Descriptivos de Hardware", y

CONSIDERANDO:

Que el Curso propuesto constituye una oferta de formación y actualización de la teoría y la práctica de los lenguajes descriptivos de hardware para egresados de las especialidades electrónica, industrial y de sistemas, ya que presenta una nueva perspectiva de diseño electrónico.

Que la Facultad Regional Avellaneda cuenta con un plantel de profesores de elevado nivel académico y profesional, además de una prolongada y amplia experiencia en el dictado de cursos y seminarios vinculados al propuesto.

Que la Comisión de Posgrado de la Universidad ha analizado los antecedentes que acompañan la solicitud y avala la presentación.

Que la Comisión de Enseñanza recomienda su aprobación.

Que el dictado de la medida se efectúa en uso de las atribuciones otorgadas por el Estatuto Universitario.

Por ello,

REGISTRADO
AZUCENA PERALTA
DIRECTORA APOYO CONSEJO SUPERIOR

Ministerio de Educación, Ciencia y Tecnología
Universidad Tecnológica Nacional
Rectorado

EL CONSEJO SUPERIOR UNIVERSITARIO DE LA

UNIVERSIDAD TECNOLÓGICA NACIONAL

ORDENA:

ARTÍCULO 1°.- Aprobar el currículo del Curso de Posgrado de Actualización "Técnicas Modernas de Diseño Electrónico con Lenguajes Descriptivos de Hardware", que figura en el Anexo I y es parte integrante de la presente ordenanza.

ARTÍCULO 2°.- Autorizar el dictado del mencionado Curso en la Facultad Regional Avellaneda con el Cuerpo Docente que figura en el Anexo II y es parte integrante de la presente ordenanza.

ARTÍCULO 3°.- Regístrese. Comuníquese y archívese.

ORDENANZA N° 1106

Ing. HECTOR CARLOS BROTTO
RECTOR

Ing. JOSE MARIA VIRGILI
Secretario Académico y de Planeamiento

REGISTRADO
Azucena Peralta
AZUCENA PERALTA
DIRECTORA APOYO CONSEJO SUPERIOR

ORDENANZA N° 1106

ANEXO I

CURSO DE POSGRADO DE ACTUALIZACIÓN

"TÉCNICAS MODERNAS DE DISEÑO ELECTRÓNICO

CON LENGUAJES DESCRIPTIVOS DE HARDWARE"

I. JUSTIFICACIÓN

El objetivo del curso es el conocimiento de la teoría y la práctica de los lenguajes descriptivos de hardware (HDL), haciendo hincapié en el VHDL y la aplicación del mismo en la simulación y programación de Dispositivos de Lógica Programable como PLDs, CPLDs, y FPGA. Cabe destacar que hoy en día los diseñadores electrónicos tienden a tener un único hardware, de pequeño tamaño, confiable, económico y que el mismo pueda cumplir distintas funciones según lo requieran entornos de funcionamiento particulares. Las mencionadas funciones se cargarán a los Dispositivos de Lógica Programables mediante programas especialmente diseñados para los mencionados hardware programables.

La temática abarcada en este curso es de relevante importancia para la formación de Posgrado de egresados de las especialidades electrónica, industrial y de sistemas, ya que presenta una nueva perspectiva de diseño electrónico donde, en la actualidad, llegan a intervenir profesionales de las tres especialidades. Hay que tener en cuenta que para las especialidades de ingeniería industrial y en sistemas los temas tratados son tópicos avanzados ya que el estudio del diseño digital es más débil en ellas; no así para los

REGISTRADO
AZUCENA PERALTA
DIRECTORA APOYO CONSEJO SUPERIOR

ingenieros en electrónica donde el diseño digital tiene un mayor peso en los temas de estudio de la carrera.

Se busca conseguir una aproximación al tema estudiando la arquitectura básica de las instrucciones que conforman el VHDL y su posterior aplicación al diseño de Circuitos Digitales de mediana y alta complejidad. Durante el desarrollo del curso se pretenderá aplicar los conceptos del lenguaje VHDL al diseño de máquinas de estado sincrónicas (ej. semáforos), unidades aritméticas multifunciones, generadores/testeadores de CRC. Dicho estudio será el punto de partida para aplicaciones aún más complejas, como son el diseño con DSP (Procesadores Digitales de Señales) y procesadores embebidos en un hardware único, hoy de gran aplicación en la industria.

También se analizarán las herramientas de software que permitirán simular el funcionamiento de los circuitos anteriormente mencionados y la posterior programación en los PLD y FPGA de la empresa ALTERA que se encuentran en el mercado actualmente.

Es necesario dejar constancia que cuando hablamos de Técnicas Avanzadas de Diseño nos referimos a lo avanzado del lenguaje descriptivo, en este caso VHDL y a las aplicaciones donde se lo utiliza, ya que estas técnicas de diseño llevan cerca de 10 años de constante evolución.

II. OBJETIVOS

Se promoverá el desarrollo de circuitos digitales aplicando VHDL, su posterior simulación y verificación con herramientas de software específico y la posterior carga de los programas optimizados a los dispositivos de Lógica Programable. Se plantearán estrategias para el análisis de "problemas", no puestos de manifiesto en el

REGISTRADO
AZUCENA PERALTA
DIRECTORA APOYO CONSEJO SUPERIOR

funcionamiento teórico y la optimización del funcionamiento de los circuitos digitales en la etapa de simulación, etapa que resulta ideal para la solución de problemas ya que no existe un costo de materiales para poder alcanzar una solución óptima.

Comprender los fenómenos manejados y analizar, a través de ejemplos y aplicaciones, las innovaciones científicas-tecnológicas de vanguardia brindadas por las soluciones donde se incorpora el uso de los Dispositivos Programables.

III. CONTENIDOS

- Análisis de la arquitectura de las FPGAs.
- Bases y Estructuras de VHDL.
- Concurrencia, Secuencialidad, Inferencia de elementos de memoria.
- Señales públicas, locales y procesos. Funciones de resolución.
- Hardware tipo Arrays, objetos compuestos. Otras estructuras y secuencias.
- Subprogramas.
- Tipos y Packages aritméticos.
- Herramientas para el diseño jerárquico.
- Casos combinatorios y máquinas de estado. Uso de elementos de memoria.
- El ambiente de desarrollo Quartus II Web Edition, orientado a ALTERA.
- Reglas generales de diseño para optimizar la performance.

IV. METODOLOGÍA

Los Trabajos Prácticos se llevarán a cabo en un Laboratorio con PC y las computadoras deberán tener como sistema operativo Windows 2000 o XP.

REGISTRADO
AZUCENA PERALTA
DIRECTORA APOYO CONSEJO SUPERIOR

Las unidades temáticas 13 a 19 son la base a partir de la cual se conforman los trabajos prácticos que se desarrollarán en la parte práctica del curso.

Específicamente la unidad 19 enmarca los conceptos básicos sobre el uso de la herramienta de desarrollo Quartus II Web Edition (Altera) y se realizarán prácticas donde se ejercitarán conceptos sobre los siguientes puntos:

- Editor de VHDL.
- Templates y sintaxis coloreada.
- Verificación de sintaxis.
- La ventana de mensajes.
- Compilación funcional.
- Simulación funcional.
- El editor de formas de onda.
- La generación de las ondas de estímulo.
- La verificación del comportamiento.
- Compilación temporal.
- Asignaciones básicas (dispositivo y pines).
- Simulación temporal.
- Análisis de caminos críticos.
- El analizador temporal: tiempos de setup y hold, retardos combinatorios, máxima frecuencia registrada.

El editor de Floorplan

- Su uso en la asignación de número de patas.
- Su uso para evaluar los caminos internos de las señales.

- Programación/Configuración de los dispositivos.
- Definición de la cadena JTAG.

A partir del dictado de la unidad 19 se desarrollarán prácticas donde se aplicará el VHDL a ejemplos de mayor complejidad y se profundizará el uso de las herramientas de simulación. En especial se tratará de concretar el ingreso, depuración y simulación de la mayor cantidad de ejemplos posibles de los descriptos en las unidades 13 a 18.

Como ya se ha indicado, el objetivo del curso es que los estudiantes obtengan una visión actualizada del diseño digital con Dispositivos Programables utilizando el lenguaje descriptivo de hardware VHDL y de las herramientas que permiten ya sea simular el funcionamiento del circuito como optimizar el diseño del mismo.

Para cumplir con esta problemática los estudiantes deberán asistir de manera presencial a un 80% de clases teóricas donde el Docente desarrollará los temas referentes al lenguaje desde los conceptos básicos hasta los más profundos del mismo y luego volcando esos conceptos a casos concretos de circuitos digitales.

La parte práctica, tendrá una extensión del 25% del curso, y será una apoyatura de las clases teóricas donde el estudiante podrá visualizar en el laboratorio utilizando una computadora, y un programa de simulación, los pasos necesarios para analizar y optimizar el funcionamiento del programa diseñado, también, con el simulador, podrá observar señales temporales internas y externas de los circuitos digitales diseñados. Independientemente de la práctica concreta sobre computadoras, en el dictado teórico se realizá un análisis y discusión de soluciones a distintos problemas, donde hay también un contenido práctico concreto.

REGISTRADO
AZUCENA PERALTA
DIRECTORA APOYO CONSEJO SUPERIOR

Una vez que los programas que simulan circuitos funcionan, en la computadora, dentro de los parámetros solicitados los programas se volcarán a placas donde se tienen los integrados programables; para así poder confirmar los funcionamientos de dispositivos.

V. DURACIÓN

CUARENTA (40) horas; las cuales incluyen clases expositivas, estudio y prácticas de laboratorio.

VI. INFRAESTRUCTURA DEL LABORATORIO

El laboratorio donde se desarrollarán las prácticas debe contar con computadoras que puedan soportar sistemas operativos Windows 2000 o XP y el soft que se utilizará durante las prácticas Quartus II Web Edition. El hardware que se utilizará durante las prácticas estará conformado por placas de desarrollo con dispositivos programables de la marca Altera e instrumental básico de medición (un osciloscopio digital de 40 o 100 MHZ y multimetros digitales).

VII. EVALUACIÓN y PROMOCIÓN

- Asistencia, como mínimo, del OCHENTA por ciento (80%) de las clases teórico - prácticas dictadas.
- La acreditación del curso se realizará mediante una instancia final de evaluación individual y escrita.
- Resolución de las ejemplificaciones propuestas una vez terminadas cada unidad temática.
- Presentación de un trabajo final de interés particular, propuesto por el estudiante, aplicando los conocimientos aprendidos durante todo el curso.

REGISTRADO
AZUCENA PERALTA
DIRECTORA APOYO CONSEJO SUPERIOR

ORDENANZA N° 1106

ANEXO II

IMPLEMENTACIÓN DEL CURSO DE POSGRADO DE ACTUALIZACIÓN

"TÉCNICAS MODERNAS DE DISEÑO ELECTRÓNICO

CON LENGUAJES DESCRIPTIVOS DE HARDWARE"

EN LA FACULTAD REGIONAL AVELLANEDA

- Guillermo Adolfo JAQUENOD

Ingeniero en Telecomunicaciones, Universidad Nacional de La Plata.

Profesor Titular área Electrónica, Departamento de Ingeniería Electromecánica. Universidad Nacional del Centro de la Provincia de Buenos Aires.

Director de proyectos de investigación acreditados. Universidad Nacional del Centro de la Provincia de Buenos Aires.

Director de Becas de Entrenamiento de la CIC.

Evaluador de proyectos de investigación, investigadores y publicaciones científicas.